

ich hab ein 24V relaiscomputersystem gebaut, www.relaiscomputer.at. Nun wurde angeboten einen Kernspeicher zu bauen. Gibt es überhaupt eine Chance einen Ferritkernspeicher ungeachtet der enormen Arbeit einen zu bauen mit sowas zu verbinden? Ist zur Ansteuerung eines Kernspeichers nicht sehr viel zuschaltung notwendig?

Kurz gesagt: **Ja, ein Ferritkernspeicher an einem Relaiscomputer ist prinzipiell machbar**, aber die Herausforderung liegt weniger im Speicher selbst als in der **Ansteuerungselektronik**. Du musst deswegen nicht automatisch bei einem Arduino landen.

Ein paar Gedanken dazu:

Das eigentliche Problem: Strom statt Logik

Ein Ferritkernspeicher funktioniert nicht wie ein SRAM oder EEPROM.

Zum Schreiben musst du:

- einen Kern magnetisieren
- relativ hohe Ströme durch X- und Y-Leitungen schicken
- oft mehrere 100 mA bis einige Ampere Pulsstrom erzeugen
- Pulse im Mikrosekundenbereich erzeugen

Zum Lesen musst du:

- den Kern absichtlich ummagnetisieren
- einen sehr kleinen Impuls auf der Sense-Leitung detektieren
- anschließend das gelesene Bit wieder zurückschreiben (destruktives Lesen)

Genau dieser analoge Teil ist aufwendig.

Was ein Relaiscomputer gut kann

Dein Relaiscomputer kann problemlos:

- Adressen erzeugen
- Read-/Write-Zyklen steuern
- Daten bereitstellen
- Schrittweise zeitliche Abläufe erzeugen

Er muss nicht direkt die Ferritkerne treiben.

Man könnte den Kernspeicher als eigenes Peripheriegerät betrachten:

Relaiscomputer

|

+-- Adresse

+-- Daten

+-- READ

+-- WRITE

|

Kernspeicher-Controller

|

Ferritkernmatrix

Der Controller könnte aus:

- Transistoren
- MOSFETs
- Operationsverstärkern
- Diskreten Logikbausteinen

bestehen.

Das wäre historisch sogar recht authentisch. Viele frühe Maschinen hatten Röhren- oder Transistorschaltungen zur Kernspeicheransteuerung, während die CPU selbst ganz anders aufgebaut war.

Vollständig mit Relais?

Theoretisch ja.

Praktisch würde ich davon abraten.

Der Sense-Impuls eines Ferritkerns liegt oft nur im Bereich einiger zehn bis hundert Millivolt. Das mit Relais auszuwerten wäre extrem schwierig.

Außerdem brauchst du recht schnelle Strompulse. Relais sind dafür viel zu langsam.

Ein interessanter Kompromiss

Wenn dein Besucher tatsächlich einen Kernspeicher bauen möchte, würde ich folgendes vorschlagen:

- Ferritkernmatrix authentisch aufbauen
- Schreib-/Lesetreiber mit Transistoren realisieren
- Nach außen eine einfache 24V-Schnittstelle für den Relaiscomputer bereitstellen

Zum Beispiel:

Adresse einstellen

↓

READ-Leitung aktivieren

↓

Controller liest Kernspeicher

↓

Controller legt Datenbit auf Ausgang

↓

Relaiscomputer übernimmt Bit

Damit bleibt die CPU vollständig relaisbasiert.

Die eigentliche Frage: Lohnt sich das?

Aus technischer Sicht: eher nein.

Ein Kernspeicher ist:

- riesiger Aufwand
- geringe Kapazität

- hohe Fehlerrate beim Selbstbau
- erheblicher Abgleichaufwand

Aus Ausstellungs- und Demonstrationssicht: **absolut ja**.

Ein funktionierender Relaiscomputer ist bereits beeindruckend.

Ein Relaiscomputer mit einem echten Ferritkernspeicher wäre etwas, das man heute praktisch nirgends mehr sieht. Historisch wäre das sogar näher an den Rechnern der späten 1950er und frühen 1960er Jahre als die Kombination mit einem Arduino.

Wenn du mir sagen kannst:

- wie viele Bits/Worte der geplante Kernspeicher haben soll,
- ob dein Rechner seriell oder parallel arbeitet,
- und wie schnell dein Takt ist,

dann kann ich abschätzen, wie komplex die benötigte Treiberschaltung wirklich wäre. Mein erster Eindruck ist aber: **Die Ansteuerung ist aufwendig, aber deutlich weniger aufwendig als der Bau des Kernspeichers selbst**. Für einen langsamen Relaisrechner ist das durchaus ein realistisches Projekt.

Der Rechner arbeitet mit 16bit, hat 10bit Adressen (nur ein kleiner Ferritkernspeicher wäre realistisch, nur ein Teil des Speichers), und eine Read und eine Write Leitung. Der Takt ist langsam (es gibt nicht nur einen Takt), er schafft ein NOP Kommando (mit einem Speicherzugriff für den nächsten Opcode) in etwa 140ms

Mit diesen Daten sieht die Sache plötzlich **viel realistischer aus**, als man zunächst glauben würde.

Bei einem NOP von **140 ms** spielt die klassische Problematik des Ferritkernspeichers praktisch keine Rolle mehr. Historische Kernspeicher wurden mit Mikrosekunden-Zyklen betrieben. Dein Relaisrechner ist grob um den Faktor **100.000 langsamer**. Das heißt:

- Die Ferritkerne selbst sind viel schneller als dein Rechner.
- Auch eine relativ primitive Treiberschaltung hätte mehr als genug Zeit.
- Du brauchst keine Hochgeschwindigkeitsverstärker oder ausgeklügelte Timing-Schaltungen.

Was ich machen würde

Nicht versuchen, den Kernspeicher direkt an die 16 Datenleitungen anzuschließen.

Sondern einen kleinen Speicherblock bauen, z.B.:

- 16 Worte × 16 Bit = 256 Kerne
- oder 32 Worte × 16 Bit = 512 Kerne

Das ist noch von Hand fädelbar.

Der Kernspeicher wäre dann ein Teil deines Speichers:

000h - 00Fh Ferritkernspeicher

010h - 3FFh Relais- oder sonstiger Speicher

oder einfach ein Demonstrationsmodus.

Die Adressierung

Du hast 10 Adressbits.

Für 16 Worte benötigst du nur 4.

Die übrigen 6 Bits kannst du mit Relais dekodieren:

Adresse = 000000xxxx

nur dann wird der Kernspeicher aktiviert.

Das ist trivial.

Die Datenbreite

16 Bit ist eigentlich ein Vorteil.

Ein Kernspeicher besteht ja ohnehin aus einzelnen Bit-Ebenen.

Du würdest aufbauen:

Bit 0 -> Kernmatrix

Bit 1 -> Kernmatrix

Bit 2 -> Kernmatrix

...

Bit15 -> Kernmatrix

Für 16 Worte wären das:

16 Bit × 16 Worte

= 256 Kerne

Das ist zwar Arbeit, aber nicht absurd.

Das eigentliche Problem

Nicht der Speicher.

Nicht die Adressierung.

Sondern das Lesen.

Der Sense-Impuls ist klein.

Deshalb würde ich den analogen Teil vollständig transistorisiert aufbauen.

Beispielsweise:

Relaiscomputer

|

+-- Address

+-- Read

+-- Write

|

Kernspeichercontroller

|

+-- Treibertransistoren

+-- Senseverstärker

+-- Rewrite-Logik

|

Kernmatrix

Nach außen sieht der Speicher dann wie gewöhnlicher RAM aus.

Historisch betrachtet

Eigentlich wäre das sogar sehr passend.

Viele Rechner hatten eine CPU aus einer Technologie und den Kernspeicher aus einer anderen.

Ein extremes Beispiel war sogar:

- Röhrenrechner
- Ferritkernspeicher mit Transistorverstärkern

Niemand hätte verlangt, dass die Sense-Verstärkung ebenfalls mit Relais erfolgt.

Eine vielleicht bessere Idee

Wenn der Speicherbauer noch am Anfang steht:

Nicht gleich 16 Bit × 16 Worte.

Erst einmal:

8 Worte × 1 Bit

also acht Kerne.

Dann:

- lesen
- schreiben
- Sense-Leitung testen
- Rewrite testen

Wenn das funktioniert, kann man vervielfältigen.

Fast alle selbstgebaute Kernspeicherprojekte scheitern nicht an der Matrix, sondern am ersten zuverlässig lesbaren Bit.

Meine Einschätzung

Für deinen Rechner halte ich einen kleinen Ferritkernspeicher als Demonstrationsobjekt für **absolut machbar**.

Bei einem Zyklus von 140 ms brauchst du dir um Geschwindigkeit überhaupt keine Sorgen machen.

Ich würde sogar noch weitergehen: Der Kernspeicher dürfte am Ende wahrscheinlich elektronisch deutlich einfacher sein als viele der Relaislogikteile deines Rechners. Die eigentliche Herausforderung wird das **Fädeln von einigen hundert Kernen ohne Verdrahtungsfehler** sein, nicht die Ansteuerung.

Und ein Relaiscomputer mit einem echten, funktionierenden Ferritkernspeicher wäre schon ein ziemlich außergewöhnliches Stück Rechnergeschichte. Das kennt man sonst fast nur aus Museen.